

MIC4120.- MICROELECTRONIQUE 1

Examen intra

31 MARS 2010, 12H00**DURÉE : 2 HRS**CHARGÉ DE COURS : Angel Diez diez.angel@uqam.ca

NORMES A L'EXAMEN.- Aucun livre n'est permis. Uniquement la calculatrice standard de l'UQAM et une feuille d'équations (fournie en annexe) seront permises. L'utilisation d'une règle est aussi permise. Toutes les feuilles fournies à l'examen doivent être retournées au surveillant d'examen.

Q.1.- (20 points, 4 points par exercice).- Pour les circuits de la FIG 1 A), B), C) D), et E), V_i est un signal sinusoïdal de 1 KHz, 10 V de crête.

Dessiner la forme de l'onde à la sortie V_o de chaque circuit. Quels sont les niveaux positifs et négatifs du signal de sortie?. On suppose que $V_D = 0.7$ V.

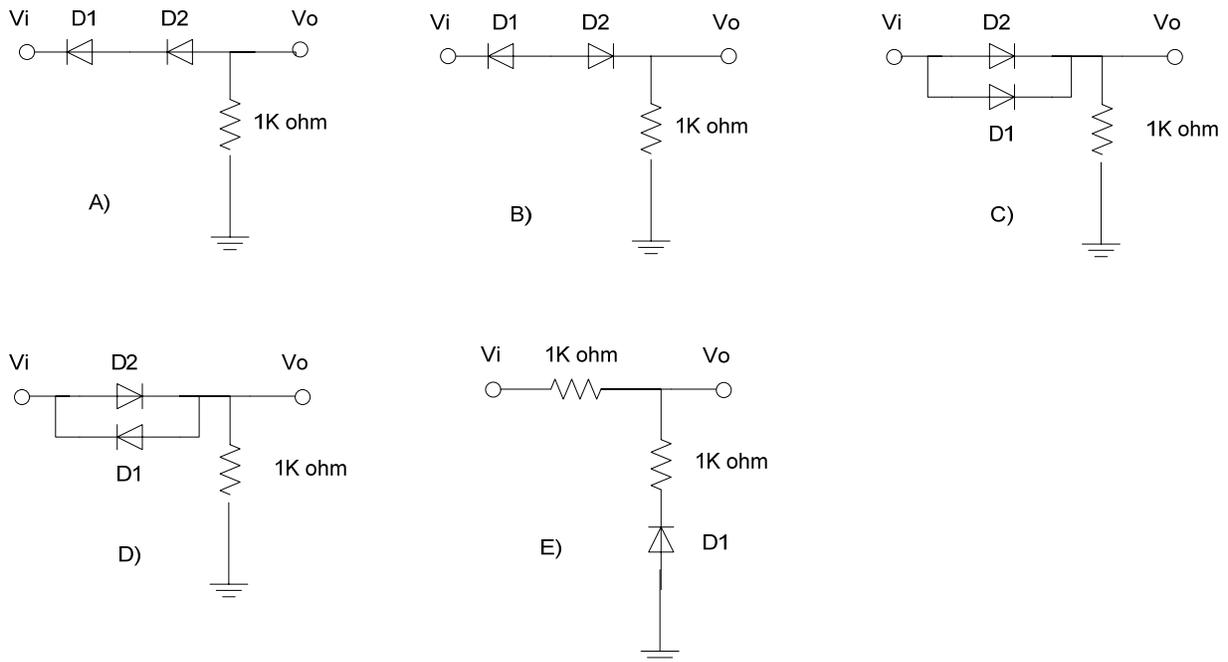


FIG 1.- Q1.- DIODES

Q2. (20 points)

Pour les circuits des Figures 2, et 3 , on suppose que $V_{BE} = 0.7 V$.

Trouver les courants et tensions C.C. suivants :

- Fig 2 (10 points).- I_{B1} , I_{C1} , V_1 , V_2
- Fig 3 (10 points).- I_{C2} , V_3 , V_4

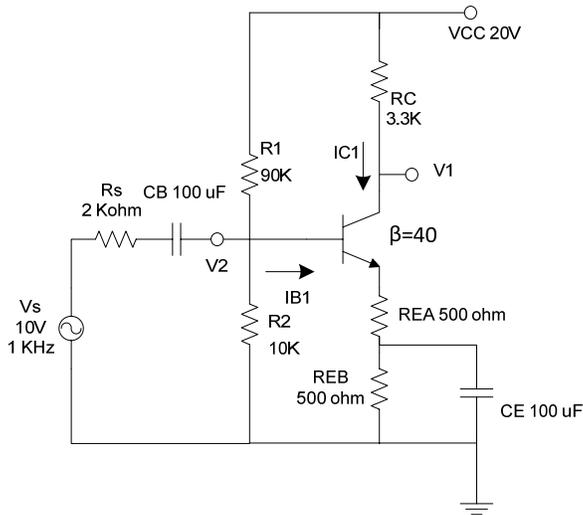


FIG 2.

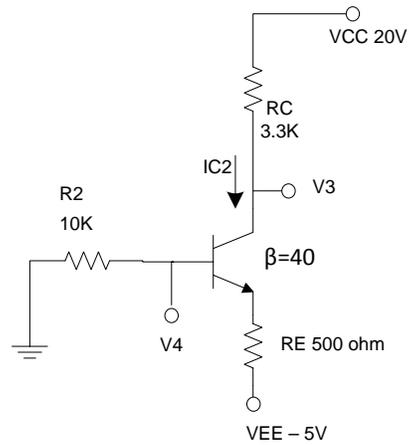


FIG 3.

Q3.- (36 points) Pour le circuit suiveur d'émetteur de la Fig. 5, la composante C.C. du signal V_s est zéro.:

- (10 points).- Calculer les tensions et courants de fonctionnement du transistor en C.C. : V_C , V_E et I_C .
- (8 points).- Dessiner le modèle petits signaux du circuit et calculer le gain en tension V_o/V_i
- (10 points).- Calculer l'impédance d'entrée Z_i et de sortie Z_o
- (8 points).- Calculer le gain en tension V_o/V_s .

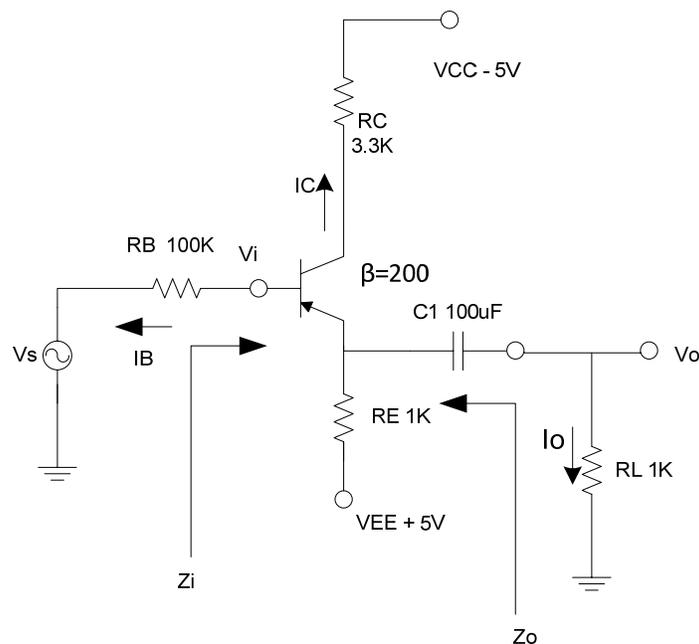


Fig. 4

Q4.- (24 points) Pour les circuits des figures 5, et 6 déterminer le suivant :

(12 points par exercice).- Pour chaque exercice :

- Décrire les expressions de la droite de polarisation de grille et de la courbe de transfert du courant de drain en fonction de V_{GS} .
- Calculer le point de fonctionnement du D-MOSFET et du JFET. Vous pouvez obtenir la solution approximative utilisant la courbe normalisée de transfert ci-jointe. En particulier, calculer V_D , V_{GS} , I_D

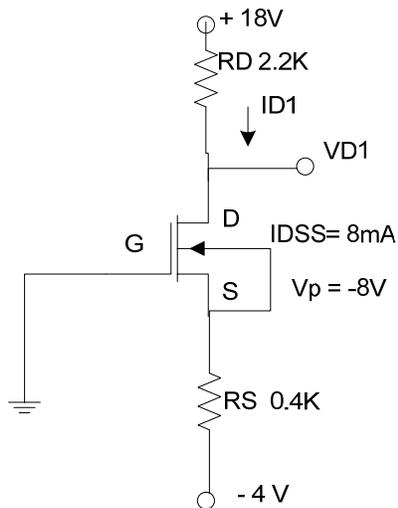


FIG 5

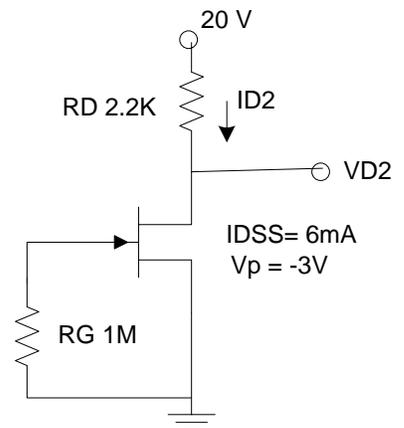


FIG. 6.

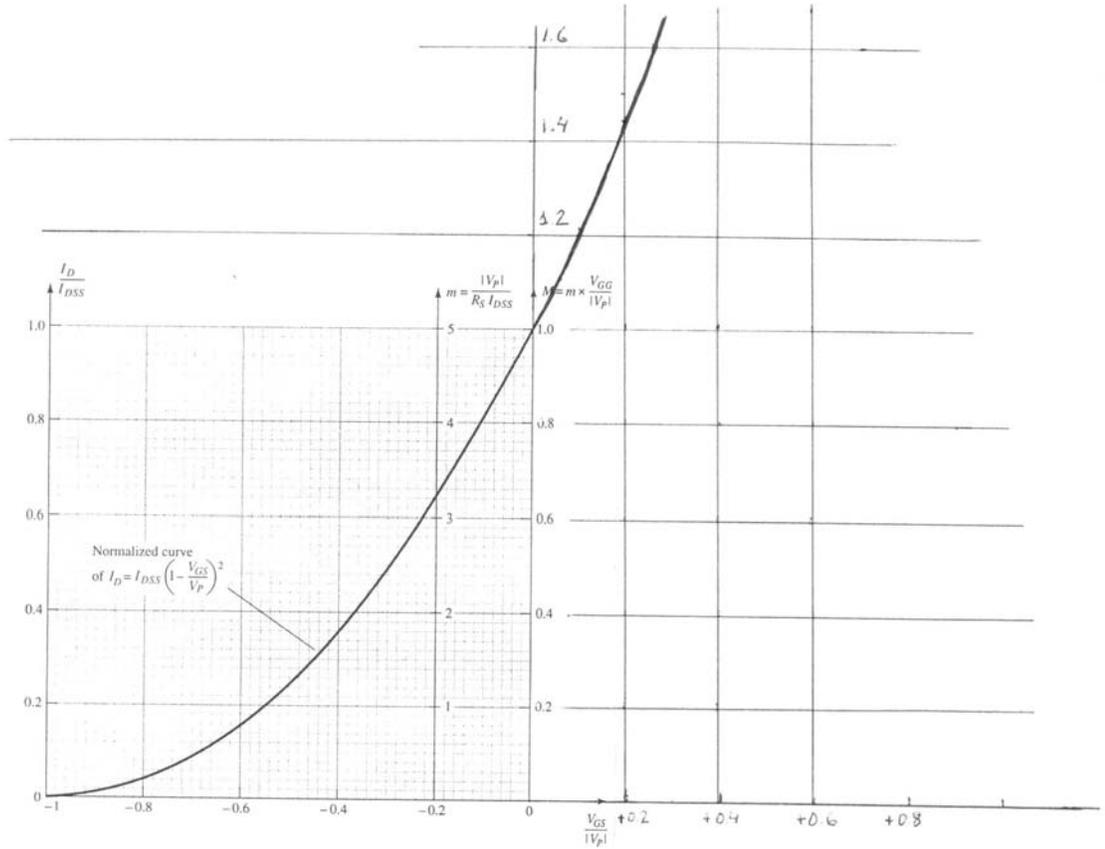


FIG. 7.60
Universal JFET bias curve.